

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平9-294262

(43)公開日 平成9年(1997)11月11日

(51)Int.Cl.<sup>6</sup>  
H 0 4 N 7/24

識別記号 庁内整理番号

F I  
H 0 4 N 7/13

技術表示箇所  
Z

審査請求 未請求 請求項の数 3 O L (全 11 頁)

(21)出願番号 特願平8-108028

(22)出願日 平成8年(1996)4月26日

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 593177642

株式会社グラフィックス・コミュニケーション・ラボラトリーズ

東京都渋谷区代々木4丁目36番19号

(72)発明者 岡田 豊

東京都小平市上水本町5丁目20番1号 株式会社日立製作所半導体事業部内

(74)代理人 弁理士 大日方 富雄

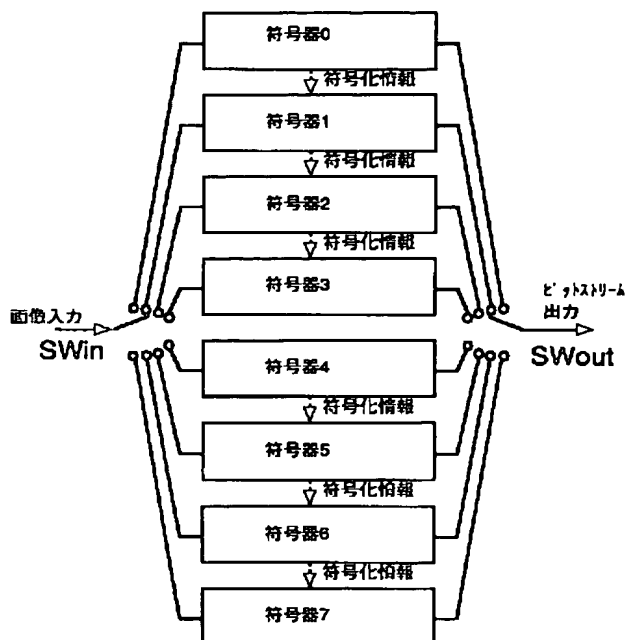
最終頁に続く

(54)【発明の名称】 画像符号化装置

(57)【要約】

【課題】 画像データを図面分割し、各分割画面のデータを並列処理する際の画質を向上するとともに制御を簡素化すること。

【解決手段】 入力画面を複数領域に分割し、各領域を符号化する部分符号化器を並列に動作させ、ある部分符号化器により符号化された領域の境界付近の符号化情報を、隣接する他の部分符号化器へ転送する。符号化情報を受信した部分符号化器は、境界付近の符号化の際に、隣接する領域の符号化条件を参照できるため、不連続な符号化を回避できる。



## 1

## 【特許請求の範囲】

【請求項1】 画像データの伝送または蓄積のデータ量を圧縮する画像符号化装置であって、

画像データから分割画面の各データを分離する分離器と、

上記分離器によって分離された上記分割画面のデータを符号化する複数の分割画面データ符号化器と、

上記複数の分割画面データ符号化器の出力を合成することにより上記画像データの圧縮データを生成する合成器とを具備してなり、

上記複数の分割画面データ符号化器のひとつの分割画面データ符号化器から他の分割画面データ符号化器へ該ひとつの分割画面データ符号化器の符号化情報を転送せしめ、該符号化情報に従って上記他の分割画面データ符号化器の符号化動作が制御されることを特徴とする画像符号化装置。

【請求項2】 画像データの同一行に存在する分割画面の各データの符号化に際して、上記複数の分割画面データ符号化器は異なったタイミングで動作することを特徴とする請求項1に記載の画像符号化装置。

【請求項3】 上記符号化情報は、量子化ステップ情報と、動きベクトル情報と、フレーム間予測を用いないイントラ符号化かフレーム間予測を用いるインター符号化かを示すイントラ／インター符号化情報との少なくともいずれかを含むことを特徴とする請求項1または請求項2のいずれかに記載の画像符号化装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は、画像符号化装置、特に並列処理によりデジタル圧縮された画像を符号化する装置に関する。

## 【0002】

【従来の技術】画像データをデジタル表現して伝送または蓄積する場合、伝送または蓄積するデータ量を圧縮するために符号化が行われる。このような符号化の方法としては、画像情報（画像データ）の時間的または空間的相関性を利用して冗長度を少なくする方法がある。

【0003】一方、時間的相関性を利用して冗長度を少なくする方法として、2画面（フレーム）の差分を符号化したり、画像の動きを検出して、動き補償を行ったりするものがある。また、空間的相関性を利用して冗長度を少なくする方法として、画像を所定の大きさのブロック（例えば、縦方向、横方向とも8画素ずつ）に分けて、ブロック内のデータを直交変換し、変換係数をスキャン変換して（例えば、低周波数成分から高周波数成分の順に並び変える）、可変長符号化を行うものがある。ITU-Tが標準を定めた画像符号化方式H.261やH.263、また、MPEG（Moving Picture Experts Group）が標準を定めた画像符号化方式（以下、MPEGと略す）は、上記2つの方法を併用するものとなっている。このMPEGにはMPEG

## 2

1とMPEG2の2つがあり、MPEG1の勧告はISO/IEC11172-2、MPEG2の勧告はISO/IEC13818-2に記載されている。本発明はこれらのいずれにも適用可能である。

【0004】図15は、このような一般的な方法により、符号化されたデータを生成する画像符号化装置の構成例である。

【0005】図15において、151は符号化のフレーム順を入れ替えるためのリオーダー制御部、152は符号化フレームと参照フレームの差分を演算する減算器、153はディスクリット・コサイン・変換を行うDCT部、154は量子化器、155はスキャン変換器、156は可変長符号化部、157はビットストリーム出力バッファの制御を行うバッファ制御部である。また158は逆量子化器、159は逆ディスクリット・コサイン・変換を行う逆DCT部、1510は再生画像を生成する加算器、1511、1512はそれぞれ参照画像を蓄積する前方予測フレームメモリ、後方予測フレームメモリ、1513は符号化フレームと参照画像の動き補償を行う動き補償器、1514は参照画像に対する符号化フレームの動きを検出する動きベクトル検出器である。158、159、1510、1511、1512は復号機能を有し、符号器と復号器の整合性を確保するために符号器内に設けるもので、局所復号器と呼ばれる。1515は符号化すべきフレームに割り当てられる符号量を制御したり、量子化のステップを制御したりする制御部である。

【0006】次に、図15に示した一般的な画像符号化装置の動作について説明する。本装置はMPEGなどの種々の画像符号化装置に適用できるが、MPEG2のハイレベルとして定められているHDTV画像を符号化する場合を例に説明する。

【0007】HDTV画像の1フレームは図16のように横1920画素、縦1080ラインから成る。これを横、縦とも16画素ずつに分割する。1分割の単位をマクロブロックと呼ぶ（以下、MBと略す）。1枚のフレームは、横120MB、縦68MB、全部で8160MBに分割される。

【0008】一方、HDTV画像は所定のフレームの順に、前後のフレームを参照しながら符号化される。過去のフレームから現在のフレームを予測する場合を前方予測、未来のフレームから現在のフレームを予測の場合を後方予測、過去、未来両方のフレームから現在のフレームを予測の場合を双方向予測という。フレーム間予測を用いずに符号化されるフレームをイントラフレーム（Iフレーム）、前方予測により符号化されるフレームを前方予測フレーム（Pフレーム）、双方向予測により符号化されるフレームを双方向予測フレーム（Bフレーム）と呼ぶ。Pフレーム、Bフレーム内の予測方法はマクロブロック毎に決定される。

【0009】すなわち、Pフレーム内のマクロブロックは動き補償をしないイントラマクロブロック、または前

## 3

方予測マクロブロックとなり、Bフレーム内のマクロブロックはイントラマクロブロック、または前方予測マクロブロック、または後方予測マクロブロック、双方予測マクロブロックのいずれかになる。

【0010】さて、PフレームP0、BフレームB2、BフレームB3、IフレームI1、BフレームB5、BフレームB6、PフレームP4、BフレームB8、BフレームB9、PフレームP7の順の入力フレームを符号化する例を図17に示す。同図に示した矢印は予測の方向を示している。Bフレームを符号化するためには、その両側の参照フレームが先に符号化されていなければならない。そこで、符号化の順は、P0、I1、B2、B3、P4、B5、B6、P7、B8、B9のようになる。入力画像を符号化の順に並び替える操作をリオーダーと呼ぶ。図15のリオーダー制御部151はこの操作を実行する。さらに前処理フィルタ、カラー信号のダウンサンプリングなどの処理もリオーダー制御部151で行われる。予測方法は、上述したようにマクロブロック毎に決定される。

【0011】PフレームP4内のあるマクロブロックを、IフレームI1を参照して符号化する場合の例を図18に示す。P4内のあるマクロブロックともっとも似ている部分をIフレームI1から検索して、その部分との誤差を符号化する。それと共に、動いている量を動きベクトルとして符号化する。上記のもっとも似ている部分を検索する処理を動きベクトル検出と呼び、図15の動きベクトル検出器1514にて実行される。動きベクトル検出方法としては、画素毎の誤差の最小の部分を検出する方法がよく知られている。また、最も似ている部分を最終的に取り出して符号化する操作を動き補償と呼び、図15の動き補償器1513にて実行される。さらに、符号化するマクロブロックともっとも似ている部分との誤差は、図15の減算器152にて算出される。DCT部153では、縦8画素、横8画素の単位で直交変換がなされ、空間周波数成分の係数を生成する。さらにこのDCT係数は、量子化器154により量子化される。この操作は、DCT係数を所定の係数で割り算して、DCT係数の表現精度を落として情報を圧縮するものである。

【0012】次に、スキャン変換155により、DCT係数を低周波数から高周波数の順に並び替え、可変長符号化器156により可変長符号化される。また、前述した動きベクトルなどの付帯情報も可変長符号化器156により、可変長符号化される。バッファ制御部157では、このようにして得られたビットストリームは、出力バッファに蓄積され、出力ビット量の平坦化がなされる。それと共に、出力バッファを監視して発生符号量を検出し、発生符号量が多すぎる場合は、量子化精度を粗くして発生符号量を抑圧する。このような制御は制御部1515によって行われる。逆量子化器158では、量子化の逆にDCT係数に所定の係数を乗ずる。逆DCT159では、DCTと逆の演算により空間周波数成分の係数が

## 4

ら、実画像の誤差を再生する。得られた誤差と動き補償後の画素とを、加算器1510により加算することにより符号化したマクロブロックが再生される。この再生データは、後のフレームの符号化に用いられる場合には、フレームメモリ1511または1512に蓄積される。

【0013】さて、HDTV画像のような大きな画像を符号化するためには、膨大な処理が必要であり、これを実時間で実行するために、処理を分散させる方法が知られている。処理の分散方法には、画面分割法がある。これについては、例えば、1994年テレビジョン学会年次大会予講集171ページ『画面分割形HDTV符号化方式の諸特性』あるいは、同予講集173ページ『HDTV画面分割符号化方式の検討』に述べられている。画面分割の例を図2に示す。この例ではHDTV画像を、縦34マクロブロック、横30マクロブロックからなる8個の領域に分割し、各画面を並列に符号化する。通常のTV画像は、NTSC方式の場合、縦30マクロブロック、横44〜45マクロブロックであるので、図2のように分割された1画面より多くのマクロブロックを含む。従って、NTSC方式の画像符号化器と同等の処理能力を有する画像符号化器を8個並列に動作させれば、HDTV画像の符号化が可能である。

## 【0014】

【発明が解決しようとする課題】一方、上述の如くHDTV画像の如き大きな画面を8個の画面分割し、各分割画面を独立の符号化条件で8個の符号化器で独立で並列処理する符号化方法が、本願発明者等により検討された。しかし、この独立で並列処理する符号化方法では、分割画面の境界部の符号化条件が独立なるために、境界部での画質の劣下が発生し、極端な場合は境界線が見えてしまうと言う問題が本願発明者等により明らかとされた。

【0015】この問題を回避するために、符号化条件のひとつとなる動き補償の領域を分割画面の境界の両側でオーバーラップさせて、境界を超えて動き補償可能にする方法も本願発明者等により検討された。しかし、このようにすると、局所復号器内にオーバーラップ分のフレームメモリが追加になるだけでなく、オーバーラップ分の参照画像を2個の部分符号化器で転送し合わなくてはならなくなり、制御が非常に複雑になると言う欠点が明らかとされた。

【0016】本発明は以上の様な背景によりなされたものであり、その目的とするところは、画像データを画面分割し、各分割画面のデータを並列処理する際の画質を向上するとともに制御を簡素化することの可能な画像符号化装置を提供することにある。

## 【0017】

【課題を解決するための手段】上記目的を達成するための本発明の代表的実施形態は、画像データの伝送または蓄積のデータ量を圧縮する画像符号化装置であって、画像データから分割画面の各データを分離する分離器(SWin)と、上記分離器(SWin)によって分離された上記分割画

面のデータを符号化する複数の分割画面データ符号化器(0~7)と、上記複数の分割画面データ符号化器(0~7)の出力を合成することにより上記画像データの圧縮データを生成する合成器(SWout)とを具備してなり、上記複数の分割画面データ符号化器(0~7)のひとつの分割画面データ符号化器(0)から他の分割画面データ符号化器(1)へ該ひとつの分割画面データ符号化器の符号化情報を転送せしめ、該符号化情報に従って上記他の分割画面データ符号化器(1)の符号化動作が制御されることを特徴とする(図2、図3参照)。

【0018】従って、符号化情報を受信した他の分割画面データ符号化器(1)は、分割画面の境界付近の符号化の際に、隣接する領域の符号化条件を参照できるため、不連続な符号化を回避することができる。これにより、境界部分での画質劣下を防止することが可能となる。

【0019】本発明の具体的な実施形態は、画像データの同一行に存在する分割画面の各データの符号化に際して、上記複数の分割画面データ符号化器は異なったタイミングで動作することを特徴とする(図8、図9参照)。

【0020】かくして、ある分割画面データ符号化器(0)がその境界部分を符号化した後に、隣接する他の分割画面データ符号化器(1)がその境界部分を符号化できるようになるので、上記符号化情報の転送、参照が可能になる。

【0021】本発明のさらに具体的な実施形態は、上記符号化情報は、量子化ステップ情報、動きベクトル情報、イントラ/インター符号化情報のいずれかを含むことを特徴とする。尚、このイントラ/インター符号化情報は、フレーム間予測を用いないイントラ符号化かフレーム間予測を用いるインター符号化かを示すものであることを特徴とする(図4、図5、図6、図7参照)。

【0022】符号化の制御には、量子化ステップ、イントラ/インター符号化情報、動きベクトルが重要であり、転送する符号化情報にこれらを含めることは、画質向上の観点で効果大きい。

【0023】本発明のその他の目的と他の特徴は、以下の実施例から明らかとなる。

#### 【0024】

【発明の実施の形態】以下、本発明の第1の実施例による画像符号化装置を、図1から図9により説明する。

【0025】図3は、本実施例の画像符号化装置の全体の構成を示すものである。また、図2は本画像符号化装置により符号化する画像の分割例である。この例ではHD TV画像を、縦34マクロブロック、横30マクロブロックからなる8個の領域に分割している。図2の画面0~画面7の8個の領域は、図3の符号器0~符号器7の8個の部分符号化器により、並列に符号化される。画像の入力は走査線毎に左上から右下に向けて行われる。各部分符号化器にはそれぞれ符号化すべき領域を設定しておき、該当する領域の画素データを選択的に取り込むよう

にする。

【0026】画像データから分割画面の各データを分離する分離器としての図3の画像入力部は8個のスイッチSwinはこれを模式的に示したものである。

【0027】また、分割画面のデータを符号化する複数の分割画面データ符号化器としての部分符号化器0~7により部分ビットストリームが並列に生成される。

【0028】模式的に示した図3のビットストリーム出力部の8個のスイッチSWoutは複数の分割画面データ符号化器の出力を合成することにより画像データの圧縮データを生成する合成器として動作する。従って、部分符号化器0~7からの部分ビットストリームはスイッチSWoutにより切り替えられ、画面全体の左上から右下に向けて送出され、画像データの圧縮データが生成される。

【0029】図1は図3の8個の部分符号化器の各構成を示したものである。図1において、11は符号化のフレーム順を入れ替えるためのリオーダー制御部、12は符号化フレームと参照フレームの差分を演算する減算器、13はDCT部、14は量子化器、15はスキャン変換器、16は可変長符号化部、17はビットストリーム出力バッファの制御を行うバッファ制御部である。また18は逆量子化器、19は逆DCT部、110は再生画像を生成する加算器、111、112はそれぞれ参照画像を蓄積する前方予測フレームメモリ、後方予測フレームメモリ、113は符号化フレームと参照画像の動き補償を行う動き補償器、114は参照画像に対する符号化フレームの動きを検出する動きベクトル検出器である。18、19、110、111、112は復号機能を有し、符号器と復号器の整合性を確保するために符号器内に設けるもので、局所復号器である。115は符号化すべきフレームに割り当てられる符号量を制御したり、量子化のステップを制御したりする制御部である。さらに、116は画面選択部、117は出力切り替え部である。

【0030】次に、図1に示した部分符号化器の動作について説明する。分割された部分画像の符号化動作の概要は次のようである。116では図2のような分割画面から所定の部分を選択的に取り込む。リオーダー制御部11では入力画像を符号化の順に並び替える操作(リオーダー)を実行する。さらに前処理フィルタ、カラー信号のダウンサンプリングなどの処理も11で行われる。符号化はマクロブロック毎に実行される。動きベクトル検出は、114にて実行される。符号化するマクロブロックと最も似ている画像を予測フレームメモリである111または112のいずれかから検出する。動きベクトル検出方法としては、画素毎の誤差の最小の部分を検出する方法がよく知られている。また、最も似ている部分を最終的に取り出す動き補償は、113にて実行される。さらに、符号化するマクロブロックともっとも似ている部分との誤差は、12にて算出される。DCT13では、縦8画素、横8画素の単位で直交変換がなされ、空間周波

数成分の係数を生成する。さらにDCT係数は、量子化器14により量子化される。

【0031】次に、スキャン変換15により、DCT係数を低周波数から高周波数の順に並び替え、可変長符号化器16により可変長符号化される。また、前述した動きベクトルなどの付帯情報も16により、可変長符号化される。バッファ制御部17では、このようにして得られたビットストリームは、出力バッファに蓄積され、出力ビット量の平坦化がなされる。それと共に、出力バッファを監視して発生符号量を検出し、発生符号量が多すぎる場合は、量子化精度を粗くして発生符号量を抑圧する。このような制御は制御部115によって行われる。逆量子化器18では、量子化の逆にDCT係数に所定の係数を乗ずる。逆DCT19では、DCTと逆の演算により空間周波数成分の係数から、実画像の誤差を再生する。得られた誤差と動き補償後の画素とを、加算器110により加算することにより符号化したマクロブロックが再生される。この再生データは、後のフレームの符号化に用いられる場合には、フレームメモリ111または112に蓄積される。117ではビットストリームの切り替え制御が行われる。

【0032】次に、本実施例の特徴的処理を説明する。本実施例では、部分画面の境界付近の符号化情報が隣接部分符号化器へ転送され、隣接部分符号化器はこの符号化情報に従って制御される。図3において、部分符号器0からは図2の画面0の右境界部分の符号化情報が、部分符号器1に送られる。図3ではこの情報を破線で示した。同様に、部分符号器1からは図2の画面1の右境界部分の符号化情報が、部分符号器2に送られ、部分符号器2からは図2の画面2の右境界部分の符号化情報が、部分符号器3に送られる。部分符号器4～7でも同様に符号化情報が送られる。受信した符号化情報は、図1の破線で示したように、制御部115に入力される。制御部115がCPUで構成される場合は、符号化情報の転送経路として、CPUのローカルバス（各部分符号化器間の各CPUを接続するバス）を用いることができる。

【0033】次に、受信した符号化の情報により符号化を制御する方法について述べる。まず、量子化ステップについては、境界の両側で同一にすれば（たとえば、画面1の左端のマクロブロックの量子化ステップを画面0の右端のマクロブロックの量子化ステップに一致させると）、または、大きく変化させないようにすれば、画像の不連続さが緩和される。図4では、横軸に入力した量子化ステップ（たとえば、画面0の右端のマクロブロックの量子化ステップ）をとり、これにより制御されるマクロブロックの量子化ステップ（画面1の左端のマクロブロックの量子化ステップ）縦軸にとって、制御の例を示した。この例では、入力した量子化ステップに所定の変化許容量を加算または減算した範囲で、当該マクロブロックの量子化ステップを決定する。図4の2本の破線

の間の範囲の量子化ステップを許容値として制御する。

【0034】すなわち、部分符号器0の量子化ステップの符号化情報を部分符号器1へ転送すると、部分符号器1の量子化ステップは部分符号器0の量子化ステップに依存するようになる。その結果、画面0の右端のマクロブロックの量子化ステップが小さい時には、画面1の左端のマクロブロックの量子化ステップが小さくなるように部分符号器1が制御されて、画面0と画面1との境界部分の画質の劣化が防止される。

10 【0035】また、フレーム間予測を用いないイントラ符号化かフレーム間予測を用いるインター符号化かを示すイントラ／インター符号化情報については、当該マクロブロックのイントラ／インター符号化の判定条件を制御する。

【0036】すなわち、部分符号器0がイントラ符号化で符号化しているというイントラ／インター符号化情報を部分符号器1へ転送すると、部分符号器1の符号化動作は部分符号器0のイントラ符号化動作に依存するようになる。その結果、画面0の右端のマクロブロックがイントラ符号化で符号化されている時には、画面1の左端のマクロブロックがイントラ符号化で符号化されるように部分符号器1が制御されて、画面0と画面1との境界部分の画質の劣化が防止される。

【0037】イントラ符号化かインター符号化かの判定方法は、符号化すべき当該マクロブロック自身の分散VARORと動き補償後の差分データの分散VARを用いる。これらは、次の式で表わされる。ただし、ORは符号化すべき当該マクロブロックの各輝度画素データ、Sは、動き補償後の各予測画像データを表わす。また、Σは、マクロブロック内の輝度データに対する総和を表わす。

30 【0038】
$$VAR = \Sigma ((OR - S) \times (OR - S)) / 256$$
$$VAROR = \Sigma (OR \times OR) / 256 - ((\Sigma OR) / 256) \times ((\Sigma OR) / 256)$$

すなわち、VARは各画素での輝度画素データと動き補償後の予測画像データとの差分の二乗の総和を示し、VARORは動き補償とは無関係の各画素での画像データの二乗の総和と各画素の画像データの総和平均値の二乗との差を示している。

40 【0039】これらの大小を比較して、フレーム間のデータの画像データの相関が小さくVARがVARORより大きいときフレーム間予測を用いないイントラ符号化とし、逆にVARORがVARより大きいときフレーム間予測を用いるインター符号化とするものである。

【0040】図5において、45度の傾きの線がイントラ符号化かインター符号化かの判定の境界となる。原点付近は、インター符号化としている。この例は、画像符号化方式H.261のリファレンスモデル8やMPEG1のシミュレーションモデル3に述べられている。

50 【0041】さて、本実施例では、部分符号器0のイントラ符号化かインター符号化かの符号化情報を部分符号

器 1 へ転送すると、部分符号器 1 のイントラ符号化かインター符号化かの符号化の制御は部分符号器 0 の符号化情報に依存するようになる。その結果、画面 0 の右端のマクロブロックの符号化がイントラ符号化の時には、画面 1 の左端の符号化がイントラ符号化と成りやすいように部分符号器 1 が制御されて、画面 0 と画面 1 との境界部分の画質の劣化が防止される。

【0042】すなわち図 5 または図 6 に示したように、隣接分割画像の境界がイントラ符号であれば符号化すべき当該マクロブロックもイントラ符号になりやすく、隣接分割画像の境界がインター符号であれば符号化すべき当該マクロブロックもインター符号になりやすくなるように判定を制御する。図 5 では、判定境界線の傾きを変え、図 6 では、所定のオフセットを設ける。

【0043】一方、動きベクトル検出は、単独のマクロブロックで決定するより、周辺のベクトルを参照しながら決定したほうが、確度が高くなる。本実施例では、隣接分割画像の境界のベクトルを参照して、符号化すべき当該マクロブロックのベクトルもその近傍のものが選ばれ易くする。図 7 に示す様に、分割画面の画面 1 と画面 2 との境界での数マクロブロック分のベクトル（実線で示した）を転送し、それと平行のベクトル（破線で示した）の近傍（矩型で示した）内のベクトルが選ばれ易くなるように制御する。境界を超えてしまう場合は、参照しないようにするか、ベクトル 0（動きなし）が選ばれ易くなるようにする。

【0044】すなわち、部分符号器 1 の動きベクトル検出の符号化情報を部分符号器 2 へ転送すると、部分符号器 2 の動きベクトル検出の符号化の制御は部分符号器 1 の符号化情報に依存するようになる。その結果、画面 1 の右端のマクロブロックの動きベクトル検出の符号化情報が、画面 2 の左端のマクロブロックの動きベクトル検出に参照されて、動きベクトル検出の確度が高くなる。

【0045】次に、各部分符号化器の動作タイミングを説明する。図 2 において、画面 0 の右端の量子化ステップ、イントラ／インター符号化情報、動きベクトル検出等の符号化条件を、画面 1 の左端の符号化制御に用いるためには、画面 0 の右端のマクロブロックを画面 1 の左端のマクロブロックより先行して符号化しなければならない。本実施例では、図 8 に示す様に、画面 0 の最上スライス（マクロブロック 1 行分）を符号化し、次に画面 0 の 2 番目のスライスを符号化する期間に画面 1 の最上スライスを符号化するように符号化器 1 の動作タイミングを符号化器 0 の動作タイミングより遅らせることが必要となる。同様に、符号化器 2 の動作タイミングを符号化器 1 の動作タイミングより遅らせ、符号化器 3 の動作タイミングを符号化器 2 の動作タイミングより遅らせることが必要となる。図 8 では矢印線が 1 スライスの符号化を示しており、それに付した番号が符号化の順序を示している。このように右側の部分画像を左側の部分画像

より 1 スライス期間遅らせて符号化すれば、符号化情報を符号化器 0 から符号化器 1 へ、符号化器 1 から符号化器 2 へ、符号化器 2 から符号化器 3 へそれぞれ転送することが可能となる。

【0046】図 9 は、各部分符号化器 1～7 の符号化タイミングを示す図である。1 画面の先頭を示すフレーム同期信号とスライスの先頭を示すスライス同期、さらにマクロブロックの処理の先頭を示すマクロブロック同期信号も示した。各分割画面は 34 スライスから成るが、各部分符号化器は 1 スライス毎にずれたタイミングで動作するため、部分符号化器 0 または 4 が符号化を開始後、部分符号化器 3 または 7 が符号化を終了するまでに、37 スライス期間（スライス同期期間 1～37）を要する。スライス期間の -1 と 0 とは、それぞれフレーム全体の符号化前処理と、部分符号化器 0 と 4 による先頭スライスの符号化の前処理を行う期間である。また、各スライス期間には 30 マクロブロック（マクロブロック同期期間 1～30）が符号化されるが、その前後に 3 マクロブロック期間ずつ（マクロブロック同期期間 -2～0 とマクロブロック同期期間 31～33）設けて、この間に符号化情報の転送を行う。各部分符号化器の符号化タイミング期間中、下向きの矢印線で示したタイミングで符号化情報の転送を行うものである。

【0047】以上、本発明の第 1 の実施例を詳細に説明したが、本発明のその技術思想の範囲内で種々の変形が可能であることは言うまでもない。以下、この変形実施例を説明する。

【0048】以下、本発明の第 2 の実施例を図 10 により説明する。図 10 は、本実施例の画像符号化装置の構成である。第 1 の実施例である図 3 との相違は、符号化情報を双方向にした点である。例えば、第 1 の実施例では部分符号化器 0 から部分符号化器 1 へ符号化情報を転送するだけであるのに対し、本実施例では部分符号化器 0 と部分符号化器 1 との間で双方向で符号化情報を転送する。具体的には、部分符号化器 0 が画面 0 の右端のマクロブロックを符号化するタイミングに合わせて、部分符号化器 1 が画面 1 の左端のマクロブロックを符号化する。すなわち、部分符号化器 1 は部分符号化器 0 より 29 マクロブロック遅れて符号化を実行する。この様により、部分符号化器 1 は画面 0 の右端のマクロブロックがどのような条件で符号化されようとしているのか、又部分符号化器 0 は画面 1 の左端のマクロブロックがどのような条件で符号化されようとしているのかを知ることが可能となる。この様に、境界の両側の動きベクトル情報、量子化ステップ情報、イントラ／インター符号化情報等を比較した後、最終的な符号化条件を決定できる。これにより、境界部分の画質を非常に向上することが可能となる。

【0049】以下、本発明の第 3 の実施例を図 11 により説明する。図 11 は、本実施例の部分符号化器の動作

タイミングを示す図である。第1の実施例である図8との相違は、画面上半分と画面下半分を半フレーム(34 MB)ずらして動作させることである。このようにすることにより、上半画面の符号化情報を下半画面に転送可能となり、両者の境界部分の符号化をこれにより制御することにより、上半画面と下半画面の境界部分の画質を向上できる。

【0050】以下、本発明の第4の実施例を図12により説明する。図12は、本実施例の部分符号化器の動作タイミングを示す図である。第1の実施例である図8との相違は、画面上半分と画面下半分を半フレーム程度ずらして動作させることである。このようにすることにより、上半画面の符号化情報を下半画面に転送可能となり、両者の境界部分の符号化をこれにより制御することにより、上半画面と下半画面の境界部分の画質を向上できる。

【0051】以下、本発明の第5の実施例を図13、図14により説明する。本実施例は、本発明をNTSC画像の符号化に適用したものである。図13に示すように、横704画素、縦480ラインの画像を、4分割する。部分画像の大きさは、横22マクロブロック、縦15マクロブロックとなる。図13の画面0～画面3の4個の領域は、図14の符号器0～符号器3の4個の部分符号化器により、並列に符号化される。画像の入力は走査線毎に左上から右下に向けて行われる。各部分符号化器にはそれぞれ符号化すべき領域を設定しておき、該当する領域の画素データを選択的に取り込むようにする。図14の画像入力部の4個のスイッチSw<sub>in</sub>はこれを模式的に示したものである。また、各部分符号化器により並列に生成されたビットストリームは、図14のビットストリーム出力部の4個のスイッチSw<sub>out</sub>により切り替えられながら、マクロブロック毎に画面全体の左上から右下に向けて送出される。図14の4個の部分符号化器の構成は、基本的には図1と同様である。本実施例では、部分画像の大きさが第1の実施例より小さく、部分符号化器0～3をマイクロプロセッサにより構成することも可能である。

#### 【0052】

【発明の効果】本発明によれば、画像データを図面分割し、各分割画面のデータを並列処理する際の画質を向上するとともに制御を簡素化することの可能な画像符号化装置を提供することが可能となる。

#### 【図面の簡単な説明】

【図1】本発明の第1の実施例の部分符号化器の構成図である。

【図2】本発明の第1の実施例の符号化画像の画面分割例を示す図である。

【図3】本発明の第1の実施例の並列符号化装置の構成図である。

【図4】本発明の第1の実施例の量子化ステップ制御を示す図である。

【図5】本発明の第1の実施例のイントラ／インター符号化の判定制御の第1の例を示す図である。

【図6】本発明の第1の実施例のイントラ／インター符号化の判定制御の第2の例を示す図である。

【図7】本発明の第1の実施例の動きベクトル制御を示す図である。

【図8】本発明の第1の実施例の分割画面を符号化する順序を説明する図である。

【図9】本発明の第1の実施例の分割画面を符号化するタイミングと符号化情報の転送タイミングを説明する図である。

【図10】本発明の第2の実施例の並列符号化装置の構成図である。

【図11】本発明の第3の実施例の分割画面を符号化する順序を説明する図である。

【図12】本発明の第4の実施例の分割画面を符号化する順序を説明する図である。

【図13】本発明の第5の実施例の符号化画像の画面分割例を示す図である。

【図14】本発明の第5の実施例の並列符号化装置の構成図である。

【図15】従来の符号化装置の構成図である。

【図16】HDTV画像のマクロブロック構成図である。

【図17】予測符号化の予測方法を示す図である。

【図18】予測符号化の動き補償方法を示す図である。

#### 【符号の説明】

11、151： リオーダ制御部

12、152： 減算器

13、153： DCT部

14、154： 量子化器

15、155： スキャン変換器

16、156： 可変長符号化器

17、157： パッファ制御部

18、158： 逆量子化器

19、159： 逆DCT部

40 110、1510： 加算器

111、1511： 前方予測フレームメモリ

112、1512： 後方予測フレームメモリ

113、1513： 動き補償部

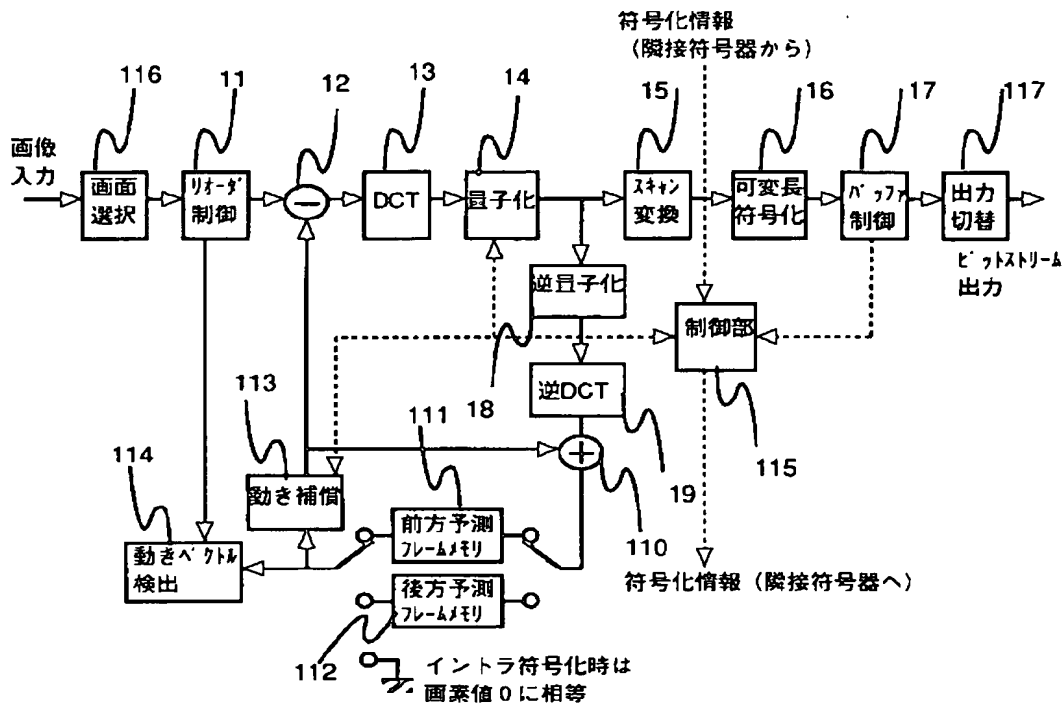
114、1514： 動きベクトル検出部

115、1515： 符号化制御部

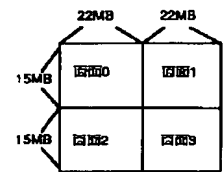
116： 画面選択部

117： ビットストリーム出力切り替え部

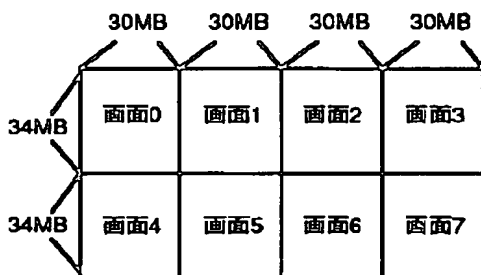
【図1】



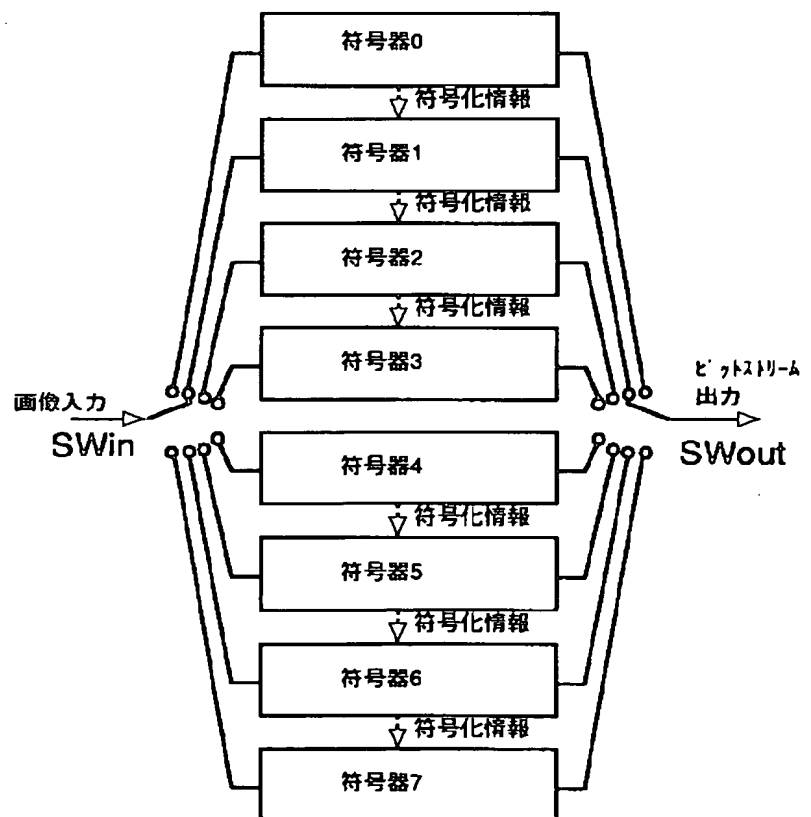
【図13】



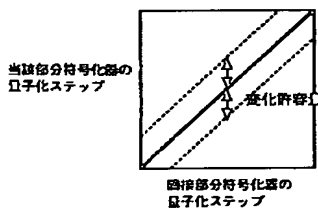
【図2】



【図3】



【図4】

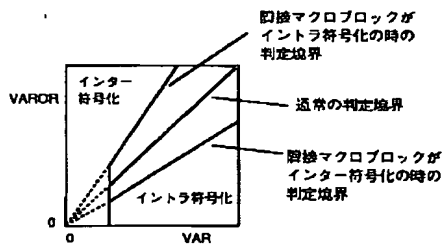


【図17】

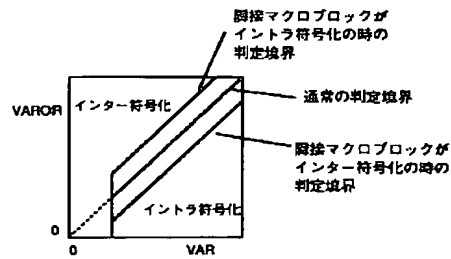




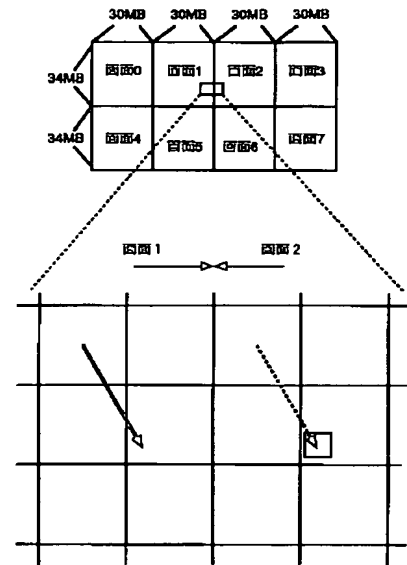
【図5】



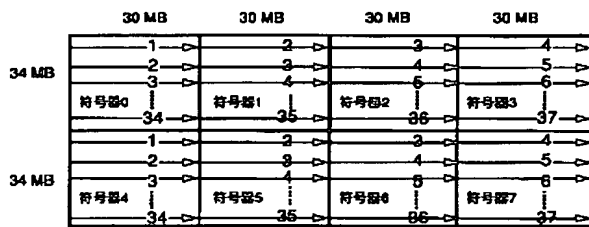
【図6】



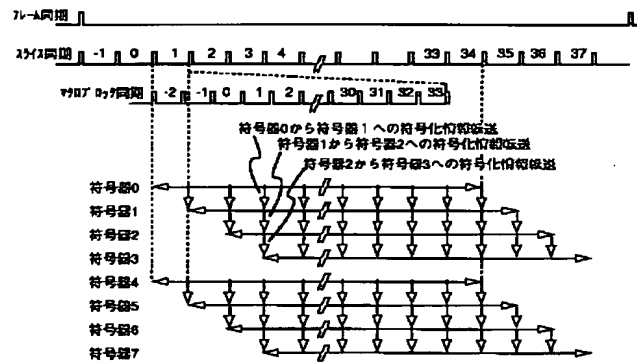
【図7】



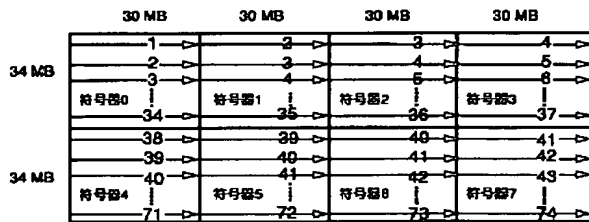
【図8】



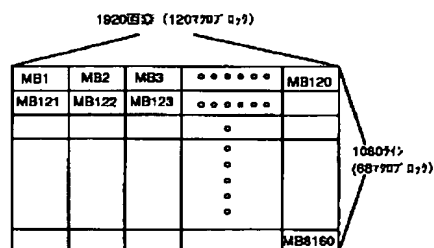
【図9】



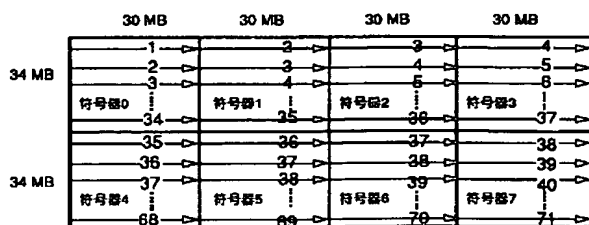
【図11】



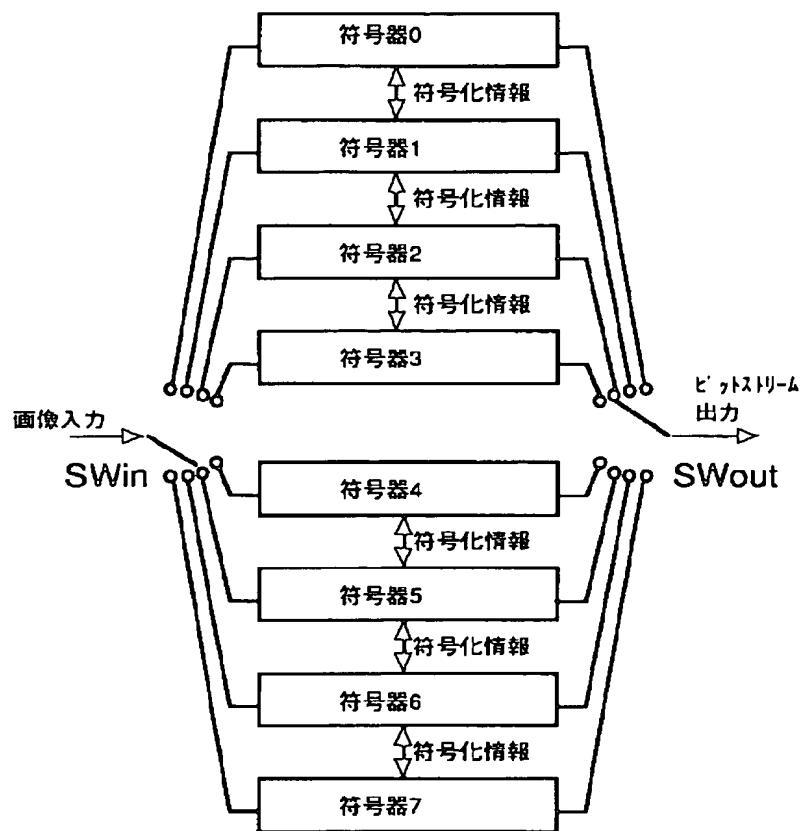
【図16】



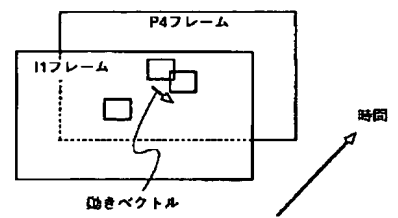
【図12】



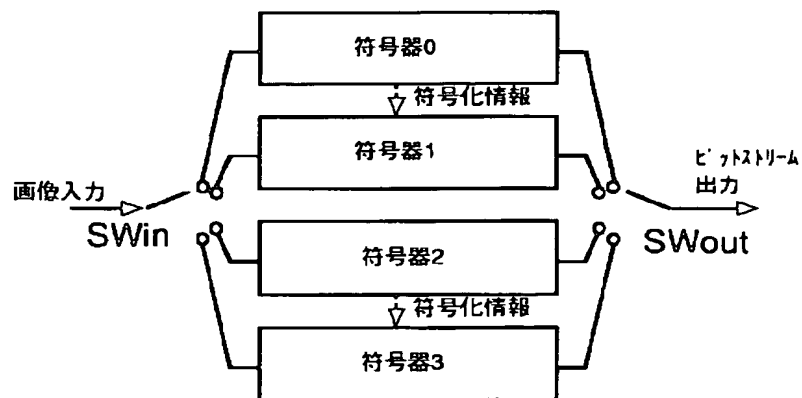
【図 10】



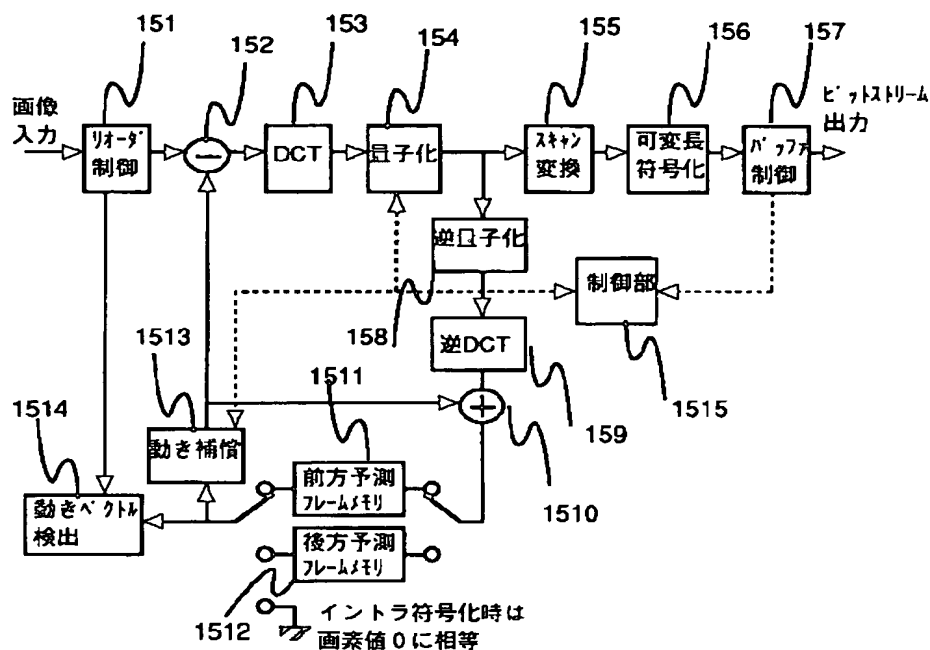
【図 18】



【図 14】



【図 15】



フロントページの続き

(72) 発明者 富永 憲一  
東京都小平市上水本町 5 丁目 20 番 1 号 株式会社日立製作所半導体事業部内

(72) 発明者 小林 孝之  
東京都渋谷区代々木四丁目 36 番 19 号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

(72) 発明者 永井 律彦  
東京都渋谷区代々木四丁目 36 番 19 号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内

(72) 発明者 新井 英雄  
東京都渋谷区代々木四丁目 36 番 19 号 株式会社グラフィックス・コミュニケーション・ラボラトリーズ内